



INSTITUTO POLITECNICO NACIONAL
SECRETARIA DE INVESTIGACION Y POSGRADO
DIVISION DE ESTUDIOS DE POSGRADO

FORMATO GUIA PARA REGISTRO DE ASIGNATURAS

Hoja 1 de 3

I. DATOS DEL PROGRAMA Y LA ASIGNATURA

1.1 NOMBRE DEL PROGRAMA: Maestría en Ciencias en Sistemas Computacionales
Móviles

1.2 COORDINADOR DEL PROGRAMA: M. en C. David Araujo Díaz

1.3 NOMBRE DE LA ASIGNATURA: Arquitectura de dispositivos móviles

1.4 CLAVE: _____ (Para ser llenado por la SIP)

1.5 TIPO DE ASIGNATURA: OBLIGATORIA OPTATIVA
 SEMINARIO ESTANCIA

1.6 NUMERO DE HORAS: TEORIA PRACTICA T-P

1.7 UNIDADES DE CREDITO:

1.8 FECHA DE LA ELABORACION DEL PROGRAMA DE LA ASIGNATURA:

17	03	2009
d	m	a

1.9 SESION DEL COLEGIO DE PROFESORES EN QUE SE ACORDO LA IMPLANTACION DE LA ASIGNATURA:

SESION No.	
------------	--

FECHA:			
	d	m	a

1.10 FECHA DE REGISTRO EN SIP:

d	m	a

 (Para ser llenado por la SIP)

II. DATOS DEL PERSONAL ACADEMICO

2.1 COORD. ASIGNATURA: Miguel Angel Alemán Arce CLAVE: 6385-EA-09

2.2 PROFR. PARTICIPANTE: Julio Cesar Sosa Savedra CLAVE: 6387-EA-09
Alfonso Fernández Vázquez CLAVE: _____

III. DESCRIPCION DEL CONTENIDO DEL PROGRAMA DE LA ASIGNATURA

III.1 OBJETIVO GENERAL:

El alumno conocerá y comprenderá las arquitecturas básicas, para su implementación en dispositivos de cómputo móvil.

III.2 DESCRIPCION DEL CONTENIDO

TEMAS Y SUBTEMAS	TIEMPO
I – Arquitectura básica de un sistema	20
1 Procesamiento y datos.	
1.1 Unidad Aritmética Lógica	05
1.1.1 Sumadores y ALU	
1.1.2 Multiplicadores y Divisores.	
1.1.3 Aritmética de Punto Flotante.	
1.1.4 Implementación con HDL	05
1.2 Unidad de Control	
1.2.1 Ejecución de instrucciones.	
1.2.2 Síntesis de unidad de control.	
1.2.3 Rutas de datos.	
1.2.4 Limites y rendimiento	
1.2.5 Implementación con HDL.	05
1.3 Diseño de sistemas de Memoria	
1.3.1 Memoria principal.	
1.3.3 Organización de memoria Caché.	
1.3.3 Conceptos de Memoria Masiva.	
1.3.4 Memoria Virtual y paginación.	
1.3.5 Implementación con HDL.	05
1.4 Interfaces entrada/salida	
1.4.1 Dispositivos de entrada salida.	
1.4.2 Programación.	
1.4.3 Buses e interfaces.	
II – Arquitecturas avanzadas	20
2.1 Segmentación	2
2.2 Paralelización.	2
2.3 Arreglos Sistólicos.	2
2.4 Procesamiento vectorial y matricial	2
2.5 Implementaciones en HDL.	12

III – Arquitectura de dispositivos Moviles	20
3.1 Computo móvil y embebido.	05
3.2 Sistemas SOC (System on a Chip).	05
3.2.1 Estructura de sistemas SOC	
3.2.2 Diseño de sistemas SOC	
3.3 Diseño de sistemas de Cómputo Movil	05
3.3.1 Manejo de Potencia.	
3.3.2 Paralelismo.	
3.3.2 Desempeño de la arquitectura de hardware	
3.4 Aplicaciones e Implementaciones en FPPGA y Microcontroladores.	05

III.3 BIBLIOGRAFIA UTILIZADA EN LA ASIGNATURA

Karl Heinz Hoffmann, Arnd Meyer “Parallel Algorithms and Cluster Computing” Springer (2006)

David A. Patterson, ” Computer Organization and Design”, Morgan Kaufmann, 3 2 ed. 2007.

Behrooz Perhami, “ Arquitectura de Computadoras”, Mc Graw Hill, 2007.

Erik Larsson, “Introduction to Advanced System-on-Chip Test Design and Optimization (Frontiers in Electronic Testing) “ Springer 2005.

Hoi-Jun Yoo, Kangmin Lee, and Jun Kyong Kim “Low-Power NoC for High-Performance SoC Design (System-on-Chip Design and Technologies) “, CRC Press, 2008.

Findlay Shearer, “Power Management in Mobile Devices (Communications Engineering) by Findlay Shearer”, Newnes, 2007.

III.4 PROCEDIMIENTOS O INSTRUMENTOS DE EVALUACION A UTILIZAR

Evaluación por medio de Examen escrito 3 exámenes como Evaluación continua

Prácticas del Curso

Proyecto Final de la Materia

Asistencia y Participación